



The Abdus Salam
**International Centre
for Theoretical Physics**



smr2384

Joint ICTP-TWAS Latin-American Advanced Course on FPGA Design for Scientific Instrumentation

19 November 2012 – 07 December 2012

Havana – Cuba

LABORATORY EXERCISES III

DIGITAL SIGNAL PROCESSING WITH FPGA

**ICTP Multidisciplinary Laboratory
MLAB**

Parte A

Diseñar, sintetizar e implementar en el *board Nexys 2*, utilizando los módulos de hardware PMOD AD1 y PMOD DA1, un sistema que:

- 1) Entregue a la salida del módulo PMOD DA1 una señal analógica equivalente al valor fijado con los 8 *switches* SW7...SW0 incluidos en el *board*
- 2) Muestre en los 8 *LEDs* del *board* el valor analógico que ingresa por el módulo PMOD AD1
- 3) Reproduzca en la salida del módulo PMOD DA1 la señal analógica que ingresa por el módulo PMOD AD1
- 4) Disminuir la frecuencia de muestreo, por debajo del valor de *Nyquist*, observar la salida y explicar que sucede. Utilizar los *switches* del *board* para fijar la frecuencia de muestreo.

Parte B - Función Lineal

Diseñar, sintetizar e implementar en el *board Nexys 2*, utilizando los módulos de hardware PMOD AD1 y PMOD DA1, la siguiente función lineal:

$$y(t) = a x(t) + b$$

donde $x(t)$ es la señal de entrada a PMOD AD1, a y b son constantes de 8 bits. Considerando que:

- 1) Los valores de las constantes a y b se ingresan usando los *switches* del *board* en combinación con los pulsadores, para la selección de cada una de ellas.
- 2) Los valores de las constantes a y b se ingresan desde la PC a través de la interface serial.

Utilizando un generador de señales, analizar el comportamiento de la función para distintos tipos de valores de a y b . Seleccionar los valores de las constantes y de la señal de entrada de modo de no producir *overflow* a la salida.

Parte C - Filtro Promedio

Diseñar, sintetizar e implementar en el *board Nexys 2*, utilizando los módulos de hardware PMOD AD1 y PMOD DA1, un filtro promedio:

$$y_n = (x_n + x_{n-1} + x_{n-2} + \dots + x_{n-k-1} + x_{n-k}) / (k+1)$$

Considerar valores de '**k+1**' que sean potencias de 2, y:

- 1) Fijar el valor de '**k+1**' usando los *switches* del *board*
- 2) Fijar el valor de '**k+1**' desde la PC.

Utilizando un generador de señales, analizar el comportamiento del filtro promedio para distintos tipos de señales, distintas frecuencias y distintos valores de **k**.

Parte D - Diferenciador

Diseñar, sintetizar e implementar en el *board Nexys 2*, utilizando los módulos de hardware PMOD AD1 y PMOD DA1, un circuito diferenciador.

Un diferenciador tiene una salida que es la diferencia de las dos últimas muestras de la entrada:

$$y(n) = x(n) - x(n-1)$$

Dado que un diferenciador es muy sensible al ruido de la señal, se sugiere implementar la siguiente función

$$y(n) = xa(n) - xa(n-k)$$

Donde:

xa(n) es el valor medio de las últimas **k** muestras $\{ x(n), x(n-1), \dots, x(n-k+1) \}$, y

xa(n-k) es el valor medio de las **k** muestras anteriores $\{ x(n-k), x(n-k-1), \dots, x(n-2k+1) \}$.

Fijar el valor de **k** como potencia de 2 y seleccionarlo con los *switches* del *board* o desde la PC.

Utilizando un generador de señales, analizar el comportamiento del diferenciador para distintos tipos de señales, distintas frecuencias y distintos valores de **k**

Parte E -Filtro de Mediana

Un filtro de mediana se implementa ordenando las últimas k muestras (con k impar) de la señal y seleccionando, como salida, la muestra de valor mediano.

Diseñar, sintetizar e implementar en el *board Nexys 2*, utilizando los módulos de hardware PMOD AD1 y PMOD DA1, un filtro de mediana con $k = 5$

Utilizando un generador de señales, analizar el comportamiento del filtro para distintos tipos de señales y distintas frecuencias.